

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-242036

(43)公開日 平成4年(1992)8月28日

(51)Int.Cl.<sup>5</sup>  
H 01 H 69/02  
85/147

識別記号  
7250-5G  
7250-5G

F I

技術表示箇所

H 01 H 85/16

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号 特願平3-3240

(22)出願日 平成3年(1991)1月16日

(71)出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 廣山 幸久

茨城県下館市大字小川1500番地 日立化成  
エレクトロニクス株式会社内

(72)発明者 池田 正義

茨城県下館市大字小川1500番地 日立化成  
工業株式会社下館第二工場内

(72)発明者 沖島 哲哉

茨城県下館市大字小川1500番地 日立化成  
工業株式会社下館第二工場内

(74)代理人 弁理士 若林 邦彦

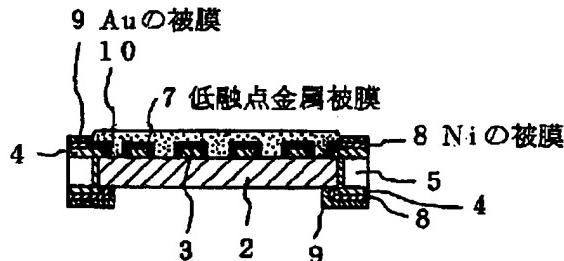
最終頁に続く

(54)【発明の名称】チップ型ヒューズの製造法

(57)【要約】

【目的】セラミック基板と電極との密着力に優れ、電極の剥離、腐食等が生ぜず、量産化に優れるようにする。

【構成】複数個のチップ型ヒューズを一括して形成するセラミック基板2の表面を粗化し、無電解めっき法でCuの被膜の上面にレジスト膜を形成し、しかる後露光、現像、エッティング、レジスト膜の剥離をし、Cuの被膜の必要な部分のみを残して導体回路3及び電極4を形成し、さらに導体回路3及び電極4の上面に無電解めっき法及び/又は電気めっき法で低融点金属被膜7を形成し、前記セラミック基板2の上部露出面及び導体回路3の上面に形成した低融点金属被膜7の上面にシリコーン被膜10を形成した後、前記セラミック基板2を個々に分割してチップ状に成形する。



1

2

## 【特許請求の範囲】

【請求項1】複数個のチップ型ヒューズを一括して形成するセラミック基板の表面を粗化し、無電解めっき法でCuの被膜を形成し、ついでCuの被膜の上面にレジスト膜を形成し、かかる後露光、現像、エッティング、レジスト膜の剥離をし、Cuの被膜の必要な部分のみを残して導体回路及び電極を形成し、さらに導体回路及び電極の上面に無電解めっき法及び/又は電気めっき法で低融点金属被膜を形成し、前記セラミック基板の上部露出面及び導体回路の上面に形成した低融点金属被膜の上面にシリコーン被膜を形成した後、前記セラミック基板を個々に分割してチップ状に成形することを特徴とするチップ型ヒューズの製造法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、チップ型ヒューズの製造法に関する。

## 【0002】

【従来の技術】一般に電子回路部品などにおいては、過電流が流れないようにヒューズを設け破損等を防止するようしている。該ヒューズとしては、近年プリント基板等に直接実装するためにチップ型のものが開発されている。

【0003】従来セラミック基板を用いたチップ型ヒューズの製造法としては、特開昭62-172628号公報に示されるような方法がある。このチップ型ヒューズは、チップの両側端部に金属線が接着されており、過電流により金属線が破断するように構成されている。

## 【0004】

【発明が解決しようとする課題】しかしながら上記の方法によれば、セラミック基板両端部の電極形成工程と金属線を接着する導体形成工程とが必要となり、工程数が多くなり量産化を阻害していた。また電極が厚膜ベーストで形成されているため電極とセラミック基板との密着力が弱く、電極が剥離したり腐食するという欠点がある。

【0005】本発明は、上記の欠点のないチップ型ヒューズの製造法を提供することを目的とするものである。

## 【0006】

【課題を解決するための手段】本発明者らは、上記の欠点について種々検討した結果、フォトエッティング法を用いてめっき法で形成したCuの被膜を利用して電極を構成すれば、導体回路と電極とが同一の工程で形成することができ、かつ電極とセラミック基板との密着力に優れ、電極の剥離、腐食等の生じないチップ型ヒューズが得られることを見出した。

【0007】本発明は、複数個のチップ型ヒューズを一括して形成するセラミック基板の表面を粗化し、無電解めっき法でCuの被膜を形成し、ついでCuの被膜の上面にレジスト膜を形成し、かかる後露光、現像、エッチ

ング、レジスト膜の剥離をし、Cuの被膜の必要な部分のみを残して導体回路及び電極を形成し、さらに導体回路及び電極の上面に無電解めっき法及び/又は電気めっき法で低融点金属被膜を形成し、前記セラミック基板の上部露出面及び導体回路の上面に形成した低融点金属の上面にシリコーン被膜を形成した後、前記セラミック基板を個々に分割してチップ状に成形するチップ型ヒューズの製造法に関する。

【0008】本発明において低融点金属被膜としてはSn、Pb-Sn等を用いることが好ましい。低融点金属被膜は、無電解めっき法又は電気めっき法若しくは無電解めっき法と電気めっき法とを組合せて形成することができる。なお蒸着法、スパッタ法では特殊な装置を必要とするため高価となり不適である。低融点金属被膜の厚さについては特に制限はないが、作業性の面から1~1.5μmの範囲であることが好ましい。

【0009】セラミック基板の材質としては、アルミニウム、PZT(鉛、ジルコニア及びチタンを主成分としたもの)、ムライト、チッ化アルミニウム等が用いられる。セラミック基板の表面を粗化する方法については特に制限はないが、セラミック基板を融点以上の温度に加熱したアルカリ融液中に30秒以上浸漬して粗化すれば作業性に優れ、またばらつきが少なく、均一に粗化することができるので好ましい。

【0010】Cuの被膜は、無電解めっき法で形成するものとし、電気めっき法ではリード端子を必要とするため工程が煩雑となり、まためっきの厚さにはばらつきが生じ、他の蒸着法、スパッタ法では特殊な装置を必要とするため高価になるという欠点が生じる。Cuの被膜の厚さについても特に制限はないが、作業性の面から5~30μmの範囲であることが好ましい。

【0011】本発明では必要に応じ、電極となる部分に形成した低融点金属被膜を除去した後、露出したCuの被膜上面にめっき法でNi及びAuの被膜が形成される。

## 【0012】

【実施例】以下本発明の実施例を説明する。

## 【0013】実施例1

図3の(a)に示すように複数個のチップ型ヒューズを一括して形成する直径が0.8mm(Φ)のスルーホール5を形成したアルミニウムセラミック基板(日立化成工業製、商品名ハロックス552、寸法80×80×厚さ0.635mm)2を脱脂液(日立化成工業製、商品名HCR-201)で洗浄し、乾燥後NH<sub>4</sub>F 10g(40.5重量%)、(NH<sub>4</sub>)<sub>2</sub>SO<sub>4</sub> 1g(4.1重量%)、濃H<sub>2</sub>SO<sub>4</sub> 2ml(14.9重量%)及びH<sub>2</sub>O 10ml(40.5重量%)の混合溶液(液温70℃)中に10分間浸漬して粗化を行った。なお図3の(a)において12は基板分割部である。

【0014】次に流水中で十分に水洗し、乾燥後350

3

℃に加熱したNaOH融液中に5分間浸漬して再粗化を行った。この後、濃度10重量%のH<sub>2</sub>SO<sub>4</sub>溶液中に5分間浸漬し、超音波（出力300W）による振動エネルギーを付与し、アルミナセラミック基板2の表面を中和し、ついで水洗を行い、無電解Cuめっきを3時間行って図3の(b)に示すように厚さ7μmのCuの被膜6を形成した。なお無電解Cuめっき液はpHが12.4で表1に示す組成のものを用いた。

【0015】

【表1】

組成物	配合割合
CuSO <sub>4</sub> · 5H <sub>2</sub> O	8(g/1)
エチレンジアミン4 酢酸-2ナトリウム	60(g/1)
試薬特級ホルマリン	3(m1/1)

【0016】Cuめっき後感光性レジストフィルム（日立化成工業製、商品名PHT-862AF-25）を前記Cuの被膜6上に全面貼付し、さらにその上面に、得られる導体回路と同形状に透明な部分を形成したネガフィルム（図示せず）を貼付した後、露光してネガフィルムの透明な部分の下面に配設した感光性レジストフィルムを硬化させた。ついでネガフィルムを取り除き、さらに現像して硬化していない部分、詳しくは露光していない部分の感光性レジストフィルムを除去し、図3の(c)に示すようなレジスト膜11を形成した。しかしる後濃度25重量%の過硫酸アンモニウムの溶液でエッチングを行い図3の(d)に示すように導体回路として不要な部分の銅の被膜6を除去した。

【0017】この後濃度5重量%のNaOH溶液で硬化している感光性レジストフィルムを剥離し、図3の(e)に示すように導体回路3及び電極4を同時に形成したセラミック配線板を得た。

【0018】次に該セラミック配線板を脱脂液（日立化成工業製、商品名HCR-201）で洗浄し、水洗後、濃度10重量%のH<sub>2</sub>SO<sub>4</sub>溶液中に1分間浸漬し、水洗後、無電解Snめっきを45分間行い、図3の(f)に示すように導体回路3及び電極4の上面に厚さ3μmの低融点金属被膜(Snの被膜)7を形成した。なお無電解Snめっき液は、上村工業製の商品名ELT-300を用い浴温80℃にて行った。Snめっき後水洗、水切り、乾燥し、印刷法でアルミナセラミック基板2の上部露出面及び導体回路3の上面に形成した低融点金属被膜7の上面にシリコーン樹脂（東レ・ダウ・コーニング製、商品名SE-1700）を70μmの厚さに塗布し、オープン中で、130℃で15分間硬化させ、図3

4

の(g)に示すようにシリコーン被膜10を形成した。さらに電極4の上面に形成した低融点金属被膜7の露出部分を從来公知の方法で選択的にエッティングして除去し電極4のCuの被膜を露出させた。なおエッティング液は、奥野製薬製の商品名OPCリップソルダーTを用い、浴温24℃で3分間浸漬した。

【0019】ついで脱脂液（日立化成工業製、商品名HCR-201）で洗浄し、水洗後、濃度10重量%のH<sub>2</sub>SO<sub>4</sub>溶液中に1分間浸漬し、再度水洗後、從来公知の方法で無電解Ni及びAuめっきを施し、図3の(i)に示すようにそれぞれ厚さ2.0μm及び0.1μmのNiの被膜8及びAuの被膜9を形成したチップ型ヒューズ基板を得た。なお無電解Niめっき液は日本カニゼン製の商品名S-680を用い、浴温70℃で10分間行い、無電解Auめっき液はEEJA製の商品名レクトロレスプレップを用い浴温90℃で10分間行った。

【0020】このようにして得られたチップ型ヒューズ基板をスライシングマシーン（ディスク製、商品名DAD-2H-6）を用いて基板分割部12で個々に分割し、図1及び図2に示すチップ型ヒューズ1を得た。

【0021】次に上記で得たチップ型ヒューズ1を20ヶを使用して半田濡れ性試験を行った。試験はチップ型ヒューズを240℃に加熱して溶融した6:4半田(Pb:Sn=6:4)中に5秒間浸漬した後引上げ、再度5秒間浸漬する工程を5回繰り返し行った。この後外観を観察したところ、半田くわれも無く、またアルミナセラミック基板1と電極4との密着強度を測定したところ19.6~29.4MPaの範囲で、平均値25.5MPaの密着強度を示し良好であった。

【0022】比較例

Cuペースト（三井金属鉱業製、商品名PC-5000）を用いてCuの被膜を形成した以外は、実施例1と同様の工程を経てチップ型ヒューズを得た。上記で得られたチップ型ヒューズ20ヶを使用して、実施例1と同様の半田濡れ性試験を行った。その結果、20ヶ中4ヶにCuの被膜とNiの被膜間で導体剥離が観察された。また密着強度を測定したところ4.9~17.6MPaの範囲で、平均値13.7MPaの弱い密着強度であった。

【0023】実施例2

アルミナセラミック基板に代えてジルコニア強化セラミック基板（日立化成工業製、非売品）を用いた以外は実施例1と同様の工程を経てチップ型ヒューズを得た。上記で得られたチップ型ヒューズ20ヶを使用して実施例1と同様の半田濡れ性試験を行った。その結果半田くわれも無く良好であった。また密着強度を測定したところ21.6~32.3MPaの範囲で、平均値27.4MPaの密着強度を示し良好であった。

【0024】実施例3

低融点金属被膜として半田めっき膜(Pb:Sn=6:

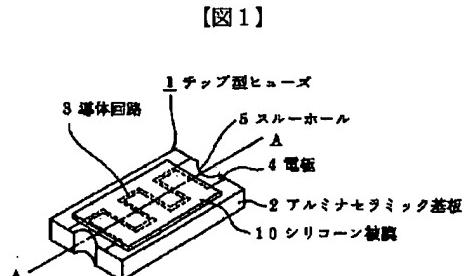
4) を  $4 \mu\text{m}$  の厚さに形成した以外は実施例 1 と同様の工程を経てチップ型ヒューズを得た。なおめっき液はジャパンロナル製の商品名ソルダロン B-202M を用いた。この後上記で得たチップ型ヒューズ 20ヶを使用して実施例 1 と同様の半田濡れ性試験を行った。その結果半田くわれも無く良好であった。また密着強度を測定したところ  $17.6 \sim 30.1 \text{ MPa}$  の範囲で、平均値  $24.5 \text{ MPa}$  の密着強度を示し良好であった。

【0025】

【発明の効果】本発明の製造法によって得られるチップ型ヒューズは、セラミック基板と電極との密着力に優れ、電極の剥離、腐食等が生ぜず、また電極形成工程と導体回路形成工程とを同一工程で形成できるため量産化に優れ、工業的に極めて好適なチップ型ヒューズである。

【図面の簡単な説明】

【図 1】本発明の実施例によるチップ型ヒューズの斜視



【図 1】

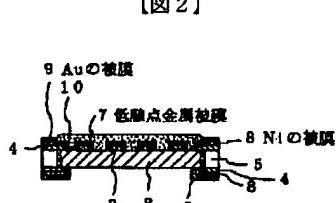
図である。

【図 2】図 1 の A-A' 線断面図である。

【図 3】本発明の実施例によるチップ型ヒューズの製造作業状態を示す断面図である。

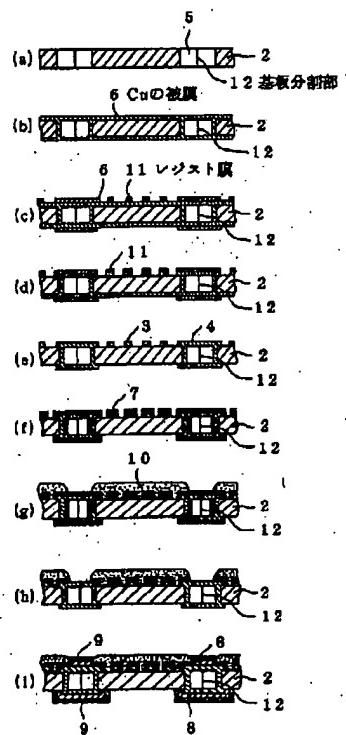
【符号の説明】

1	チップ型ヒューズ	2	アル
2	ミナセラミック基板	4	電極
3	導体回路	6	Cu
5	スルーホール	8	Ni
7	低融点金属被膜	10	シリ
9	Au の被膜	12	基
11	シリコーン被膜		板分割部
12	レジスト膜		
	板分割部		



【図 2】

【図 3】



フロントページの続き

(72)発明者 鳩谷 圭介  
茨城県下館市大字小川1500番地 日立化成  
工業株式会社下館第二工場内